



## E650V 产品规格书

<b>文件状态：</b>  <input checked="" type="checkbox"/> 草稿  <input type="checkbox"/> 正式发布  <input type="checkbox"/> 正在修改	<b>文件标识：</b>	
	<b>当前版本：</b>	<b>V1.0</b>
	<b>作 者：</b>	
	<b>制作单位</b>	<b>深圳市畅锐科技有限公司</b>
	<b>完成日期：</b>	
	<b>审 核：</b>	

## 文档修改记录

版本/ 状态	修改人	修改时间	修改内容

## 版权与许可 深圳市畅锐科技有限公司

版权所有，翻印必究。除非版权法允许，否则，在事先未经书面许可的情况下，严禁复制、改编或翻译本书。

与此手册相关用户具有以下权力：A:打印本手册以获得其硬盘拷贝，用于个人、内部或公司用途，而不得用于销售、转售或分发目的；B:将本手册仅作为深圳市畅锐科技有限公司自助产品的维护使用。

## 文档声明

本文所含信息如有更改，恕不另行通知。本公司不对本书作任何担保。本公司对于由本书所含错误及其供应、性能或使用所造成的意外性或随发性损失概不负责。

## 目 录

第 1 章	产品简介.....	1
第 2 章	环境指标.....	1
第 3 章	实物图.....	2
第 4 章	结构尺寸.....	3
第 5 章	接口定义.....	4
第 6 章	安全注意事项.....	12

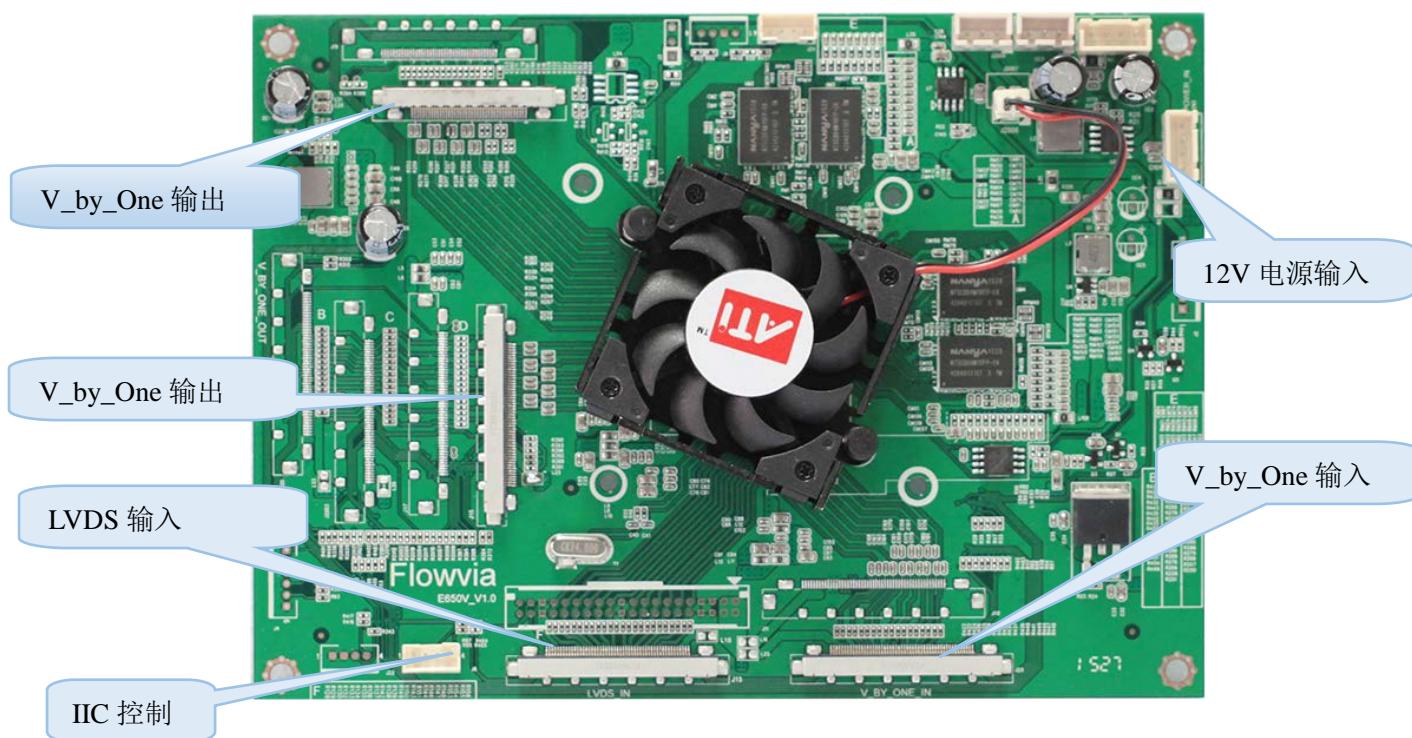
## 第1章 产品简介

E650 是一款支持 QFHD(3840x2160) 60hz 转 120hz 信号的 4K 超高清视频转接板, 具备 VB1 12lane 以及 HS\_LVDS 高速输入转接口, 最大支持 4K2K@60HZ 信号输入, VB1 兼备 4K2K@30hz OSD 混合输入, 输出端采用 4-16 lane VB1 接口, 最大能支持到 4K2K@120hz 输出, 也保证了能兼容市面上大多常规 4K 屏, 其搭载的 4 颗 DDR3, 以及第九代 MFC 技术, 能对运动画面进行防抖以及降噪, 保证 4K 视频流畅播放, 是目前转接板市场上极具前景的一款板卡。

## 第2章 环境指标

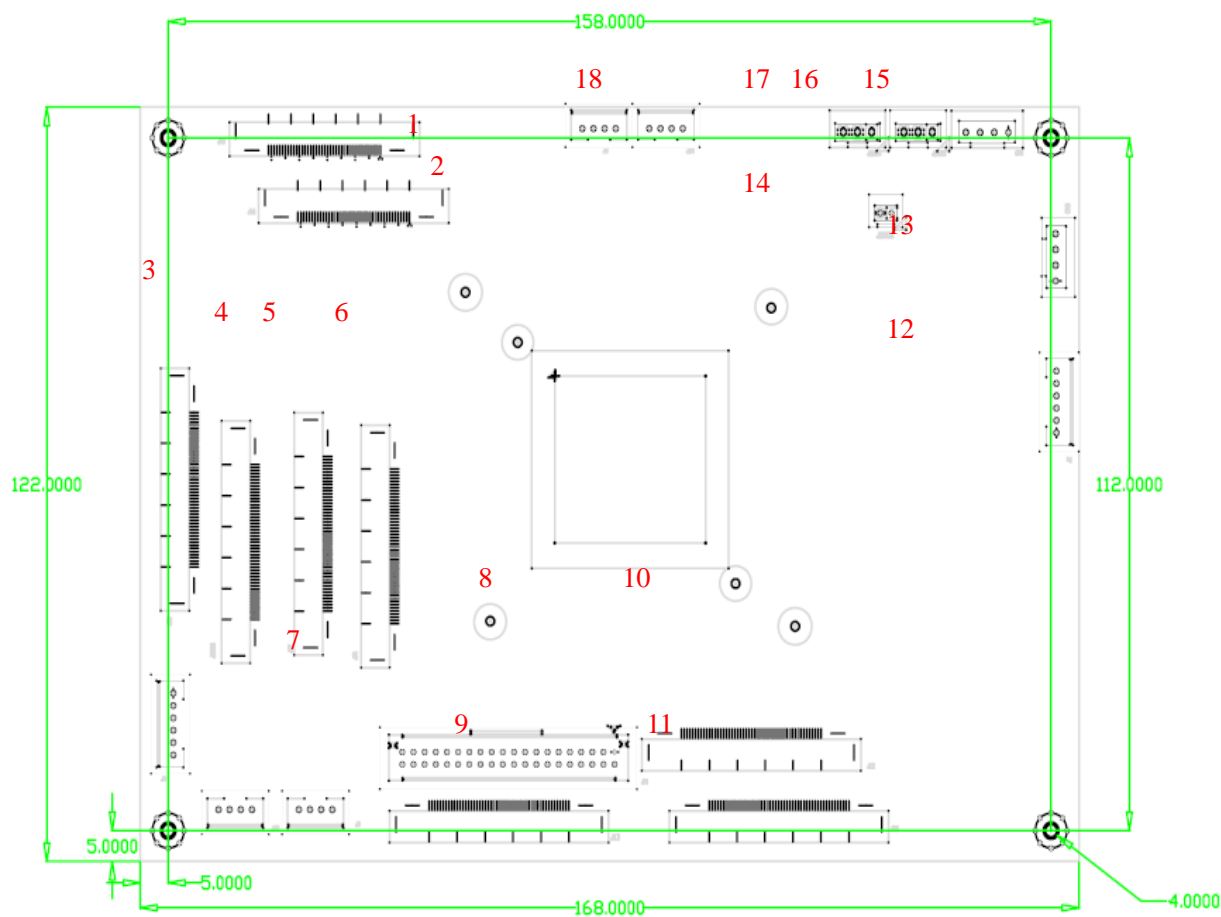
工作温度	-15°C-65°C
工作湿度	5 ~ 95%RH
电源电压	12V 供电
功率消耗	最大 20W
存储温度	-40°C-80°C
存储湿度	5 ~ 95%RH

### 第3章 实物图



### 第4章 结构尺寸

尺寸 : 168\*122\*1.6mm



## 第5章 接口定义

编号	说 明
1	(J19)V_by_one 输出接口 A ( 预留 )
2	(J16)V_by_one 输出接口 B / FI-RE41HL
3	(J20)V_by_one 输出接口 C ( 预留 )
4	(J2003)V_by_one 输出接口 D ( 预留 )
5	(J17)V_by_one 输出接口 E ( 预留 )
6	(J15)V_by_one 输出接口 F / FI-RE51HL
7	(J6)IIC 控制口 ( 软件烧录 ) /4PIN/2.0
8	(J11)LVDS 输入 A ( 预留 )
9	(J13)LVDS 输入 B / FI-RE51HL
10	(J12)V_by_one 输入接口 A ( 预留 )
11	(J23)V_by_one 输入接口 B / FI-RE51HL
12	(J2)背光控制接口 ( 预留 )
13	(CN3)电源输入接口/4PIN/2.54
14	(J2006)主芯片风扇接口
15	(CN1)电源输出接口 ( 预留 )
16	(J2005)外接风扇接口 ( 预留 )
17	(J2004)外接风扇接口 ( 预留 )
18	(J24)Debug 接口

注：编号对应关系请参考结构图标注



**(J16)V\_by\_one 输出接口 B 接口定义 : / FI-RE41HL**

Pin	SYMBOL	NOTES
1	NC	No define
2	SCL	SCL
3	SDA	SDA
4	NC	No define
5	AGND	GND
6	VBY19p	Positive VbyONE Differential Data Output
7	VBY19n	Negative VbyONE Differential Data Output
8	AGND	GND
9	VBY18p	Positive VbyONE Differential Data Output
10	VBY18n	Negative VbyONE Differential Data Output
11	AGND	GND
12	VBY17p	Positive VbyONE Differential Data Output
13	VBY17n	Negative VbyONE Differential Data Output
14	AGND	GND
15	VBY16p	Positive VbyONE Differential Data Output
16	VBY16n	Negative VbyONE Differential Data Output
17	AGND	GND
18	VBY15p	Positive VbyONE Differential Data Output
19	VBY15n	Negative VbyONE Differential Data Output
20	AGND	GND
21	VBY14p	Positive VbyONE Differential Data Output
22	VBY14n	Negative VbyONE Differential Data Output
23	AGND	GND
24	VBY13p	Positive VbyONE Differential Data Output
25	VBY13n	Negative VbyONE Differential Data Output
26	AGND	GND
27	VBY12p	Positive VbyONE Differential Data Output
28	VBY12n	Negative VbyONE Differential Data Output
29	AGND	GND

30	VBY11p	Positive VbyONE Differential Data Output
31	VBY11n	Negative VbyONE Differential Data Output
32	AGND	GND
33	VBY10p	Positive VbyONE Differential Data Output
34	VBY10n	Negative VbyONE Differential Data Output
35	AGND	GND
36	VBY9p	Positive VbyONE Differential Data Output
37	VBY9n	Negative VbyONE Differential Data Output
38	AGND	GND
39	VBY8p	Positive VbyONE Differential Data Output
40	VBY8n	Negative VbyONE Differential Data Output
41	AGND	GND

**(J15)V\_by\_one 输出接口 F 接口定义 : / FI-RE51HL**

Pin	SYMBOL	NOTES
1	AGND	GND
2	VBY7p	Positive VbyONE Differential Data Output
3	VBY7n	Negative VbyONE Differential Data Output
4	AGND	GND
5	VBY6p	Positive VbyONE Differential Data Output
6	VBY6n	Negative VbyONE Differential Data Output
7	AGND	GND
8	VBY5p	Positive VbyONE Differential Data Output
9	VBY5n	Negative VbyONE Differential Data Output
10	AGND	GND
11	VBY4p	Positive VbyONE Differential Data Output
12	VBY4n	Negative VbyONE Differential Data Output
13	AGND	GND
14	VBY3p	Positive VbyONE Differential Data Output
15	VBY3n	Negative VbyONE Differential Data Output
16	AGND	GND

17	VBY2p	Positive VbyONE Differential Data Output
18	VBY2n	Negative VbyONE Differential Data Output
19	AGND	GND
20	VBY1p	Positive VbyONE Differential Data Output
21	VBY1n	Negative VbyONE Differential Data Output
22	AGND	GND
23	VBY0p	Positive VbyONE Differential Data Output
24	VBY0n	Negative VbyONE Differential Data Output
25	AGND	GND
26	LOCKN	LOCKN Output
27	HTPDN	HTPDN Output
28	AGND	GND
29	AGND	GND
30	LD-EN	LD-EN
31	BIT-SET	BIT-SET
32	NC	No define
33	SCL	IIC SCL
34	SDA	IIC SDA
35	3D-EN	3D-EN
36	Fomat1	D_Fomat1
37	Fomat0	D_Fomat0
38	AGND	GND
39	AGND	GND
40	AGND	GND
41	AGND	GND
42	AGND	GND
43	NC	No define
44	VCC	PANEL VCC_12V
45	VCC	PANEL VCC_12V
46	VCC	PANEL VCC_12V
47	VCC	PANEL VCC_12V
48	VCC	PANEL VCC_12V

49	VCC	PANEL VCC_12V
50	VCC	PANEL VCC_12V
51	VCC	PANEL VCC_12V

**(J6)IIC 控制口 (软件烧录) 接口定义 : 4PIN/2.0**

Pin	SYMBOL	NOTES
1	NC	No define
2	SCL	IIC SCL
3	SDA	IIC SDA
4	AGND	GND

**(J13)LVDS 输入 B 接口定义 : / FI-RE51HL**

Pin	SYMBOL	NOTES
1	NC	No define
2	SCL	SCL
3	SDA	SDA
4	NC	No define
5	NC	No define
6	NC	No define
7	NC	No define
8	NC	No define
9	NC	No define
10	NC	No define
11	AGND	GND
12	RO0N	Negative LVDS Differential Data Input
13	RO0P	Positive LVDS Differential Data Input
14	RO1N	Negative LVDS Differential Data Input
15	RO1P	Positive LVDS Differential Data Input
16	RO2N	Negative LVDS Differential Data Input

17	RO2P	Positive LVDS Differential Data Input
18	AGND	GND
19	ROCKN	Negative LVDS Differential Data Input
20	ROCKP	Positive LVDS Differential Data Input
21	AGND	GND
22	RO3N	Negative LVDS Differential Data Input
23	RO3P	Positive LVDS Differential Data Input
24	RO4N	Negative LVDS Differential Data Input
25	RO4P	Positive LVDS Differential Data Input
26	NC	No define
27	NC	No define
28	RE0N	Negative LVDS Differential Data Input
29	RE0P	Positive LVDS Differential Data Input
30	RE1N	Negative LVDS Differential Data Input
31	RE1P	Positive LVDS Differential Data Input
32	RE2N	Negative LVDS Differential Data Input
33	RE2P	Positive LVDS Differential Data Input
34	AGND	GND
35	RECKN	Negative LVDS Differential Data Input
36	RECKP	Positive LVDS Differential Data Input
37	AGND	GND
38	RE3N	Negative LVDS Differential Data Input
39	RE3P	Positive LVDS Differential Data Input
40	RE4N	Negative LVDS Differential Data Input
41	RE4P	Positive LVDS Differential Data Input
42	NC	No define
43	NC	No define
44	AGND	GND
45	AGND	GND
46	AGND	GND
47	NC	No define
48	VCC	VCC_12V

49	VCC	VCC_12V
50	VCC	VCC_12V
51	VCC	VCC_12V

**(J23)V\_by\_one 输入接口 B 接口定义 : / FI-RE51HL**

Pin	SYMBOL	NOTES
1	VCC	VCC_12V
2	VCC	VCC_12V
3	VCC	VCC_12V
4	VCC	VCC_12V
5	VCC	VCC_12V
6	VCC	VCC_12V
7	VCC	VCC_12V
8	AGND	GND
9	AGND	GND
10	AGND	GND
11	VBY0n	Negative VbyONE Differential Data Input
12	VBY0p	Positive VbyONE Differential Data Input
13	AGND	GND
14	VBY1n	Negative VbyONE Differential Data Input
15	VBY1p	Positive VbyONE Differential Data Input
16	AGND	GND
17	VBY2n	Negative VbyONE Differential Data Input
18	VBY2p	Positive VbyONE Differential Data Input
19	AGND	GND
20	VBY3n	Negative VbyONE Differential Data Input
21	VBY3p	Positive VbyONE Differential Data Input
22	AGND	GND
23	HTPDN	HTPDN Input
24	LOCKN	LOCKN Input
25	AGND	GND
26	VBY4n	Negative VbyONE Differential Data Input

27	VBY4p	Positive VbyONE Differential Data Input
28	AGND	GND
29	VBY5n	Negative VbyONE Differential Data Input
30	VBY5p	Positive VbyONE Differential Data Input
31	AGND	GND
32	VBY6n	Negative VbyONE Differential Data Input
33	VBY6p	Positive VbyONE Differential Data Input
34	AGND	GND
35	VBY7n	Negative VbyONE Differential Data Input
36	VBY7p	Positive VbyONE Differential Data Input
37	AGND	GND
38	NC	No define
39	NC	No define
40	NC	No define
41	NC	No define
42	NC	No define
43	NC	No define
44	NC	No define
45	NC	No define
46	NC	No define
47	SDA	IIC SDA
48	SCL	IIC SCL
49	NC	No define
50	HTPDN-O	HTPDN Output
51	LOCKN-O	LOCKN Output

### (CN3)电源输入接口定义：4PIN/2.54

Pin	SYMBOL	NOTES
1	+12V	12V Power supply
2	+12V	12V Power supply
3	AGND	GND
4	AGND	GND

## 第6章 安全注意事项

请认真阅读本手册。

保留此手册以备日后使用。

设备打开前应检查设备外观是否有异常。

接通设备电源前需确定电源电压为 12V。

对设备任何部分作改动前，请先断电。